

#2/Priority Document
Docket
3-402

J1017 U.S. PRO
09/986051
11/07/01

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年12月 6日

出願番号

Application Number:

特願2000-371625

出願人

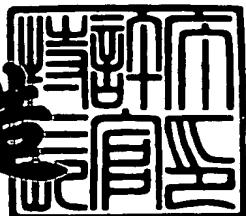
Applicant(s):

シャープ株式会社

2001年 7月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3067290

【書類名】 特許願

【整理番号】 00J03904

【提出日】 平成12年12月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/768

【発明の名称】 半導体装置及びその製造方法

【請求項の数】 9

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 栗屋 信義

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100065248

【弁理士】

【氏名又は名称】 野河 信太郎

【電話番号】 06-6365-0718

【手数料の表示】

【予納台帳番号】 014203

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003084

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項1】 複数の機能ブロックを備えた半導体装置において、機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には信号線と該信号線を絶縁膜を介して上下左右を取り囲む接地線とからなる同軸線を有することを特徴とする半導体装置。

【請求項2】 機能ブロックを配置する領域の多層配線のいずれかの層の配線の底面と、機能ブロック間を接続する配線を形成するために割り当てられた領域の同軸線の底面とが同一平面上にあることを特徴とする請求項1に記載の半導体装置。

【請求項3】 複数の機能ブロックを備えた半導体装置において、機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には信号線と該信号線を絶縁膜を介して上下をはさむ接地線又は電源線とからなる伝送線を有することを特徴とする半導体装置。

【請求項4】 機能ブロックを配置する領域の多層配線のいずれかの層の配線の底面と、機能ブロック間を接続する配線を形成するために割り当てられた領域の接地線又は電源線の底面とが同一平面上にあることを特徴とする請求項3に記載の半導体装置。

【請求項5】 複数の機能ブロックを備えた半導体装置において、機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には機能ブロックの配線より厚い配線を有し、該機能ブロックを配置する領域上の多層配線のいずれかの配線の底面と、機能ブロック間を接続する配線を形成するために割

り当てられた領域の配線の底面とが同一平面上にあることを特徴とする半導体装置。

【請求項6】 複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域では第1配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、同軸線としての信号線を囲む接地線の下部に対応する溝を同時に下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線と接地線の下部とを形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、信号線に対応する溝を同時に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線、接地線の側壁と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積した後、第2層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第2層間絶縁膜に形成する工程と、

機能ブロックを配置する領域では第3配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の上部に対応する溝を同時に第2層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を

を堆積する工程を含むことを特徴とする半導体装置の製造方法。

【請求項8】 複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域上では第1配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた線領域では、同軸線としての信号線を囲む接地線の下部に対応する溝を同時に下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線と設置線の下部とを形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、信号線に対応する溝を同時に1層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線、接地線の側壁と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積した後、第2層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝と信号線に対応する溝を同時に第2層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では、第3配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では接地線の側壁に対応する溝と信号線に対応する溝を同時に第2層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を

成膜し化学機械研磨により溝部分のみに配線材料を残すことで第3配線と信号線とを形成したのち、配線材料の拡散阻止機能を有する第3絶縁膜を堆積した後、第3層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第3層間絶縁膜に形成する工程と、

機能ブロックを配置する領域では、第4配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の上部に対応する溝を同時に第3層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し化学機械研磨により溝部分のみに配線材料を残すことで第4配線と接地線の上部とを形成したのち、配線材料の拡散防止機能を有する第4絶縁膜を堆積する工程を含むことを特徴とする半導体装置の製造方法。

【請求項9】 複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域に第1配線に対応する溝を下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線を形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では信号線に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を形成し、該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積する工程を含むこと特徴と

する半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置及びその製造方法に関し、特に機能ブロック内の短距離配線とブロック間を結ぶ長距離配線をそれぞれの目的に合わせた最適な構造を工程数、配線層数を増大させずに形成しうる配線構造を備えた半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】

半導体装置（半導体集積回路）の微細化、高速化、高集積化とともに、配線に起因する信号遅延が増大するという問題が生じている。配線に起因する信号遅延は配線の容量と配線の抵抗の積によって決定される。

配線の容量は、配線間隔、配線厚さ、配線間の絶縁膜の誘電率によって決定される。配線間隔は多層化することで広げることができ、その結果容量を低減できるが、多層化により工程数が増え製造コストの上昇、歩留まりの低下という別の問題が生じる。配線を薄くすると配線間の容量は低減できるが、配線抵抗が上昇する。また、電流密度が上昇するため低抵抗でエレクトロマイグレーション耐性の高い配線材料を使用する必要がある。更に、低誘電率膜を使用すると配線容量は低減できる。更にまた、配線抵抗は、配線を厚くすること、及び低抵抗の配線材料を使用することで小さくすることができる。

【0003】

以上を考慮し、現在、高性能半導体装置では、図1に示すように低抵抗かつエレクトロマイグレーション耐性を有する銅の使用と低誘電率絶縁膜の使用がなされている。また、多層配線の下層に位置する短距離配線では、直列するトランジスタのオン抵抗が配線抵抗より大きいため、配線容量が重要であり、このため薄い配線を使用している。一方、長距離配線では、ドライビング能力の高い低抵抗トランジスタを使用するため配線抵抗がより重要で厚い配線を広い配線間隔で配置する構造をとっている。

図1中、1は半導体素子を形成した半導体基板、2は層間絶縁膜、3は薄い短距離配線、4は低誘電率の層間絶縁膜、5は中間的な厚さの中距離配線、6は厚い機能ブロック間の接続に用いる長距離配線をそれぞれ意味している。

【0004】

【発明が解決しようとする課題】

しかし以上のように配線構造を最適化しても、とくに長距離配線において数GHz以上 の周波数の信号をチップサイズの距離にわたって伝達させることは、配線抵抗と配線容量の制限により難しくなりつつある。

数GHz以上の高周波の信号が、チップサイズである1cm前後の距離を良好に伝播するためには、マイクロストリップラインや同軸ケーブル（同軸線）のような伝送線路を用い、終端でインピーダンス整合を行うことにより、RC遅延をなくすことが望ましい。これを実現するためには、通常の方法で多層配線を形成した後、伝送線を形成することが考えられる。しかしながら、このような構造で多層配線と伝送線を形成するには、大幅な工程数の増大が避けられない。

【0005】

【課題を解決するための手段】

本発明は以上のこととを解決するために考案されたもので、工程数を増大させることなく、機能ブロックを配置する領域の通常の配線構造と機能ブロック間を接続する配線を形成するために割り当てられた領域の伝送線又は同軸線とを同時に形成するものである。

【0006】

かくして本発明によれば、複数の機能ブロックを備えた半導体装置において、機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には信号線と該信号線を絶縁膜を介して上下左右を取り囲む接地線とからなる同軸線を有することを特徴とする半導体装置が提供される。

【0007】

更に、本発明によれば、複数の機能ブロックを備えた半導体装置において、機

能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には信号線と該信号線を絶縁膜を介して上下をはさむ接地線又は電源線とからなる伝送線を有することを特徴とする半導体装置が提供される。

【0008】

また、本発明によれば、複数の機能ブロックを備えた半導体装置において、機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有し、機能ブロックを配置する領域には多層配線を有し、隣接する機能ブロック間を接続する配線を形成するために割り当てられた領域には機能ブロックの配線より厚い配線を有し、該機能ブロックを配置する領域上の多層配線のいずれかの配線の底面と、機能ブロック間を接続する配線を形成するために割り当てられた領域の配線の底面とが同一平面上にあることを特徴とする半導体装置が提供される。

【0009】

更に、本発明によれば、複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域では第1配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、同軸線としての信号線を囲む接地線の下部に対応する溝を同時に下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線と接地線の下部とを形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を、機能ブロック

ク間を接続する配線を形成するために割り当てられた領域では、信号線に対応する溝を同時に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線、接地線の側壁と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積した後、第2層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第2層間絶縁膜に形成する工程と、

機能ブロックを配置する領域では第3配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の上部に対応する溝を同時に第2層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第3配線と設置線の上部とを形成したのち、配線材料の拡散阻止機能を有する第3絶縁膜を堆積する工程を含むことを特徴とする半導体装置の製造方法が提供される。

【0010】

また、本発明によれば、複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域では第1配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、下層接地線又は電源線に対応する溝を同時に下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線と下部接地線又は電源線とを形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、信号線に対応する溝を同時に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積した後、第2層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を形成する工程と、

機能ブロックを配置する領域では、第3配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、上部接地線又は電源線に対応する溝を同時に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し化学機械研磨により溝部分のみに配線材料を残すことで第3配線と上部接地線又は電源線とを形成したのち、配線材料の拡散阻止機能を有する第3絶縁膜を堆積する工程を含むことを特徴とする半導体装置の製造方法が提供される。

【0011】

更に、本発明によれば、複数の機能ブロックを配置する領域と機能ブロック間を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域上では第1配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた線領域では、同軸線としての信号線を囲む接地線の下部に対応する溝を同時に下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線と設置線の下部とを形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地

線の側壁に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、信号線に対応する溝を同時に1層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線、接地線の側壁と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積した後、第2層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝と信号線に対応する溝を同時に第2層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では、第3配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では接地線の側壁に対応する溝と信号線に対応する溝を同時に第2層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し化学機械研磨により溝部分のみに配線材料を残すことで第3配線と信号線とを形成したのち、配線材料の拡散阻止機能を有する第3絶縁膜を堆積した後、第3層間絶縁膜を堆積し、機能ブロックを配置する領域では接続穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の側壁に対応する溝を同時に第3層間絶縁膜に形成する工程と、

機能ブロックを配置する領域では、第4配線に対応する溝を、機能ブロック間を接続する配線を形成するために割り当てられた領域では、接地線の上部に対応する溝を同時に第3層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し化学機械研磨により溝部分のみに配線材料を残すことで第4配線と接地線の上部とを形成したのち、配線材料の拡散防止機能を有する第4絶縁膜を堆積する工程を含むことを特徴とする半導体装置の製造方法が提供される。

【0012】

また、本発明によれば、複数の機能ブロックを配置する領域と機能ブロック間

を接続する配線を形成するために割り当てられた領域を有する半導体装置の製造方法において、

機能ブロックを配置する領域に第1配線に対応する溝を下層層間絶縁膜に形成する工程と、

該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第1配線を形成する工程と、

配線材料の拡散阻止機能を有する第1絶縁膜を堆積した後、第1層間絶縁膜を堆積し、機能ブロックを配置する領域では第1配線と第2配線を接続する穴を、機能ブロック間を接続する配線を形成するために割り当てられた領域では信号線に対応する溝を同時に第1層間絶縁膜に形成する工程と、

続いて機能ブロックを配置する領域では第2配線に対応する溝を形成し、該溝にダマシンプロセスによりバリアメタル層を形成し、更に、配線材料膜を成膜し、化学機械研磨により溝部分のみに配線材料を残すことで第2配線と信号線とを形成する工程と、

配線材料の拡散阻止機能を有する第2絶縁膜を堆積する工程を含むこと特徴とする半導体装置の製造方法が提供される。

【0013】

【発明の実施の形態】

半導体装置は、図2の平面図に示すように複数の機能ブロックから形成されている。図2中、7は機能ブロックを配置する領域（以下、単に機能ブロックとも称する）、8は機能ブロック間を接続する配線を形成するために割り当てられた領域（以下、単に機能ブロック間領域とも称する）を意味する。半導体装置の配線は、機能ブロック7の半導体素子を接続する短距離及び中距離配線と、機能ブロック間領域8の長距離配線とを意味する。本発明では、機能ブロック7と機能ブロック間領域8で異なる構造を有する配線を形成することを特徴とする。

【0014】

更に、本発明の構造を詳しく述べると、図3（1）～（3）に示すような構成となる。

機能ブロック内は、図3(1)に示すような従来の配線構造により構成することができ、既存の機能ブロックの設計レイアウト資産をそのまま生かすことができる。

【0015】

これに対し、機能ブロック間領域には、図3(2)に示すような金属層(信号線)17を金属層12、15、16、20、21で構成される接地層で取り囲む構成の同軸線を配置することができる。また、図3(3)で示すような、金属層(信号線)18を金属層12と21で上下に挟む構造が挙げられる。12及び21は接地線又は電源線として機能し、信号線と共に伝送線となる。

【0016】

なお、図3(1)～(3)中、9は、機能ブロック内の半導体基板、10は、機能ブロック間領域内の半導体基板を意味する。機能ブロック内の半導体基板には、所望の箇所に半導体素子が形成されていてもよい。また、12、15～18、20及び21は、銅等からなる金属層を意味している。これら金属層にはその周辺にバリアメタル層が形成されていてもよい。更に、11、13、14、19、22及び23は層間絶縁膜を意味する。

【0017】

上記配線構造は、公知のダマシンプロセスで、パターンのレイアウトを最適化することで形成することができる。例えば、機能ブロック間領域に同軸線を形成するためには、機能ブロック内で第1配線(図3(1)の金属層12)を形成する工程で、機能ブロック間領域では信号線を囲む接地線の下部(図3(2)の金属層12)を形成する。機能ブロック内で第1配線と第2配線のビア接続及び第2配線(図3(1)の金属層15と16)を形成する工程で、機能ブロック間領域では、信号線と信号線を取り囲む接地線の側壁(図3(2)の金属層15～17)が形成される。機能ブロック内で第2配線と第3配線のビア接続及び第3配線(図3(1)の金属層20及び21)を形成する工程では、機能ブロック間領域では、信号線と信号線を取り囲む接地線の側壁と接地線の上部(図3(2)の金属層20及び21)を形成する。更に多層の配線を形成する際は、同様の工程で第2層目の同軸線を形成することができる。また用途に応じ、同様の方法でイ

ンダクタや容量を形成することができる。

【0018】

【実施例】

以下に発明の具体的実施例を示す。

実施例1

実施例1を図4の(A-1)～(A-4)と(B-1)～(B-4)及び図5の(A-1)～(A-2)と(B-1)～(B-2)を用いて説明する。これら図の左側は、機能ブロック(図2の7に対応)の通常の配線層の形成工程の断面を示し、右側は機能ブロック間領域(図2の8に対応)における長距離配線の形成工程の断面を示す。

【0019】

図4の(A-1)及び(B-1)は、トランジスタの形成工程を終えた半導体基板24上の下層層間絶縁膜25a上に、機能ブロックでは、第1配線に対応する溝26を、機能ブロック間領域では、同軸線としての信号線を囲む接地線の下部に対応する溝27を同時に形成した状態をしめす。溝の深さは3000～5000Åとすることができますが、今後の微細化とともに溝は更に浅くなることが予測されるため、特定の厚さに限定されない。

【0020】

図4の(A-2)及び(B-2)は、溝26及び27に公知のダマシンプロセスによりTa、TaN、TiN等のバリアメタル層28を100～500Å程度形成し、更に公知の電解メッキ法又はCVD法によって全面に銅膜(配線材料膜)を形成し、化学機械研磨(CMP)により溝部分のみに銅膜29を残し第1配線と接地線の下部とを形成した状態を示す。該工程は公知の方法をそのまま使用することができる。

【0021】

図4の(A-3)及び(B-3)は、銅の拡散阻止機能を有する第1絶縁膜30、例えば窒素化珪素を100～500Å堆積した後、第1層間絶縁膜25bを6000～15000Å堆積し、公知のデュアルダマシンプロセスで接続穴31と溝32を形成した状態を示す。ここで層間絶縁膜は従来のSiO₂でも各種の

低誘電率膜でもかまわない。低誘電率膜の加工を行う場合は、層間絶縁膜を單一層ではなく積層膜を用いる場合がある。また、膜種に応じてエッチング工程は異なるが、本発明ではその差は重要ではない。

【0022】

SiO_2 膜を第1層間絶縁膜25bとして用いた場合を例にとり説明する。該工程で機能ブロックでは第1配線と第2配線の接続穴31を形成し、このとき機能ブロック間領域では、接地線の側壁に対応する溝32が形成される。続いて機能ブロックでは第2配線に対応する溝33が形成され、同時に機能ブロック間領域では信号線に対応する溝34が形成される。溝の深さは3000~5000Åであるが、第1配線と同様に厚さは特に限定されない。

【0023】

図4の(A-4)及び(B-4)は、公知のダマシンプロセスとCMPでバリアメタル層35と銅膜36からなる第2配線、接地線の側壁と信号線とを形成した状態を示す。

【0024】

図5の(A-1)及び(B-1)は、銅の拡散阻止機能を有する第2絶縁膜37、例えば窒素化珪素を100~500Å堆積した後、第2層間絶縁膜25cを6000~15000Å堆積し、公知のダマシンプロセスで接続穴38と溝39~41を形成した状態を示す。まず、機能ブロックでは、接続穴38を形成し、同時に接地線の側壁に対応する溝39が形成される。続いて機能ブロックでは、第3配線に対応する溝40が形成され、同時に機能ブロック間領域では、接地線の上部に対応する溝41が形成される。

【0025】

図5の(A-2)及び(B-2)は、公知のダマシンプロセスとCMPでバリアメタル層42と銅膜43からなる第3配線と接地線の上部を形成したのち、銅の拡散阻止機能を有する第3絶縁膜44、例えば窒素化珪素を100~500Å堆積した状態を示す。

上記のようにして機能ブロックでは3層配線が形成され、機能ブロック間領域では同軸線が形成される。更に上記配線工程を継続することで、第2層目の同軸

線を形成することができる。

【0026】

図6 (A-1) ~ (A-5) 及び (B-1) ~ (B-5) には、この実施例の配線を形成するためのマスクの一例を示す。図の左側は機能ブロック、右側は機能ブロック間領域形成用のマスクに対応する。

図6の (A-1) 及び (B-1) のパターン45と46は、図4の (A-1) 及び (B-1) の第1配線形成の溝26、接地線の下部形成用の溝27のパターンに対応する。図6の (A-1) 及び (B-1) のパターン47と48は、図4の (A-3) 及び (B-3) の接続穴31と接地線の側壁形成用の溝32のパターンに対応する。

図6の (A-3) 及び (B-3) のパターン49と50は、図4の (A-3) 及び (B-3) の第2配線形成用の溝33と信号線形成用の溝34のパターンに対応する。

【0027】

図6の (A-4) 及び (B-4) のパターン51と52は、図4の (A-5) 及び (B-5) の接続穴38と接地線の側壁形成用の溝39のパターンに対応する。更に、ここでは上層の同軸線と接続するための信号線の取だし53も示されている。

図6の (A-4) 及び (B-4) のパターン54と55は、図5の (A-1) 及び (B-1) の第3配線形成用の溝40と接地線の上部形成用の溝41のパターンに対応する。更に、信号線が接地線の上部と接続するための接地線の窓56が示されている。

【0028】

実施例2

図7の (A-1) ~ (A-4) と (B-1) ~ (B-4) 及び図8の (A-1) ~ (A-2) と (B-1) ~ (B-2) は、実施例2の半導体装置の製造工程の概略断面図であり、機能ブロック間領域に信号線58を接地線又は電源線としての銅膜57と59で上下に挟ませた伝送線の構造を形成すること以外は、実施例1と同様に行った。図では、伝送線を2列形成している。

【0029】

実施例3

図9の(A-1)～(A-4)と(B-1)～(B-4)及び図10の(A-1)～(A-3)と(B-1)～(B-3)は、実施例3の半導体装置の製造工程の概略断面図であり、信号線の抵抗を更に低減するため、機能ブロックに第2配線と第3配線の接続穴と第3配線を更に形成し、その際に信号線を厚くして、機能ブロックでの第4配線形成までに同軸線を形成すること以外は、実施例1と同様に行った。図中、25dは第3層間絶縁膜、60は信号線に対応する溝、61は第3絶縁膜、62は第4配線と接地線の上部としての銅膜、63は第4絶縁膜、64は信号線としての銅膜を意味する。

【0030】

実施例4

図11の(A-1)～(A-5)と(B-1)～(B-5)は、実施例1を簡略化したものである。すなわち、機能ブロックの第1配線と第2配線の接続穴及び第2配線の形成において、機能ブロック間領域に厚い配線65を形成すること以外は、実施例1と同様に行った。

【0031】

【発明の効果】

本発明の半導体装置の製造方法によれば、工程数の増大を抑えつつ、機能ブロックと機能ブロック間領域で構造の異なる配線を同時に形成することができると共に、高周波を高速で伝達しうる構造の長距離配線を備えた半導体装置を実現できる。

【図面の簡単な説明】

【図1】

従来の半導体装置の配線構造の概略断面図である。

【図2】

本発明の半導体装置の概略平面図である。

【図3】

本発明の半導体装置の概略断面図である。

【図4】

本発明の半導体装置の製造方法の概略工程断面図である。

【図5】

本発明の半導体装置の製造方法の概略工程断面図である。

【図6】

本発明の半導体装置の製造方法の概略工程断面図である。

【図7】

本発明の半導体装置の製造方法の概略工程断面図である。

【図8】

本発明の半導体装置の製造方法の概略工程断面図である。

【図9】

本発明の半導体装置の製造方法の概略工程断面図である。

【図10】

本発明の半導体装置の製造方法の概略工程断面図である。

【図11】

本発明の半導体装置の製造方法の概略工程断面図である。

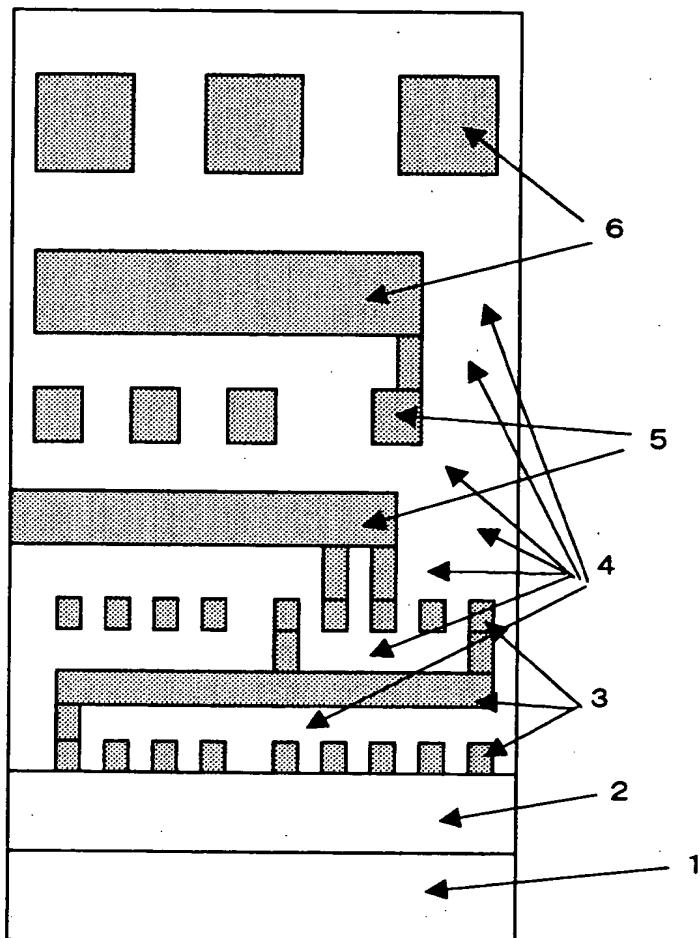
【符号の説明】

- 1、9、10、24 半導体基板
- 2、4、11、13、14、19、22、23 層間絶縁膜
- 3 短距離配線
- 5 中距離配線
- 6 長距離配線
- 7 機能ブロック
- 8 機能ブロック間領域
- 12、15、16、17、18、20、21 金属層
- 25a 下層層間絶縁膜
- 25b 第1層間絶縁膜
- 25c 第2層間絶縁膜
- 25d 第3層間絶縁膜

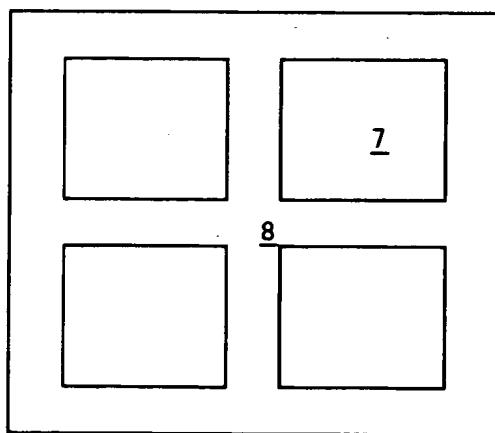
26、27、32、33、34、39、40、41、60 溝
28、35、42 バリアメタル層
30 第1絶縁膜
31、38 接続穴
29、36、43、57、59、62、64 銅膜
37 第2絶縁膜
44 第3絶縁膜
45、46、47、48、49、50、51、52、54、55 パターン
53 信号線の取だし
56 接地線の窓
58 信号線
61 第3絶縁膜
63 第4絶縁膜
65 配線

【書類名】 図面

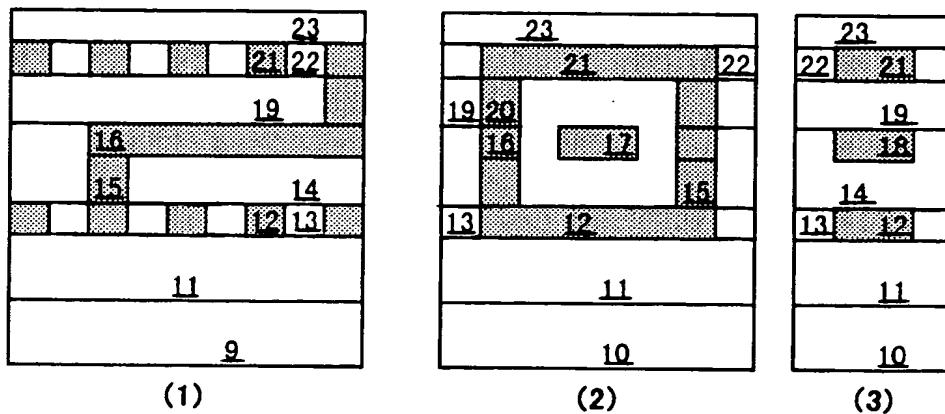
【図1】



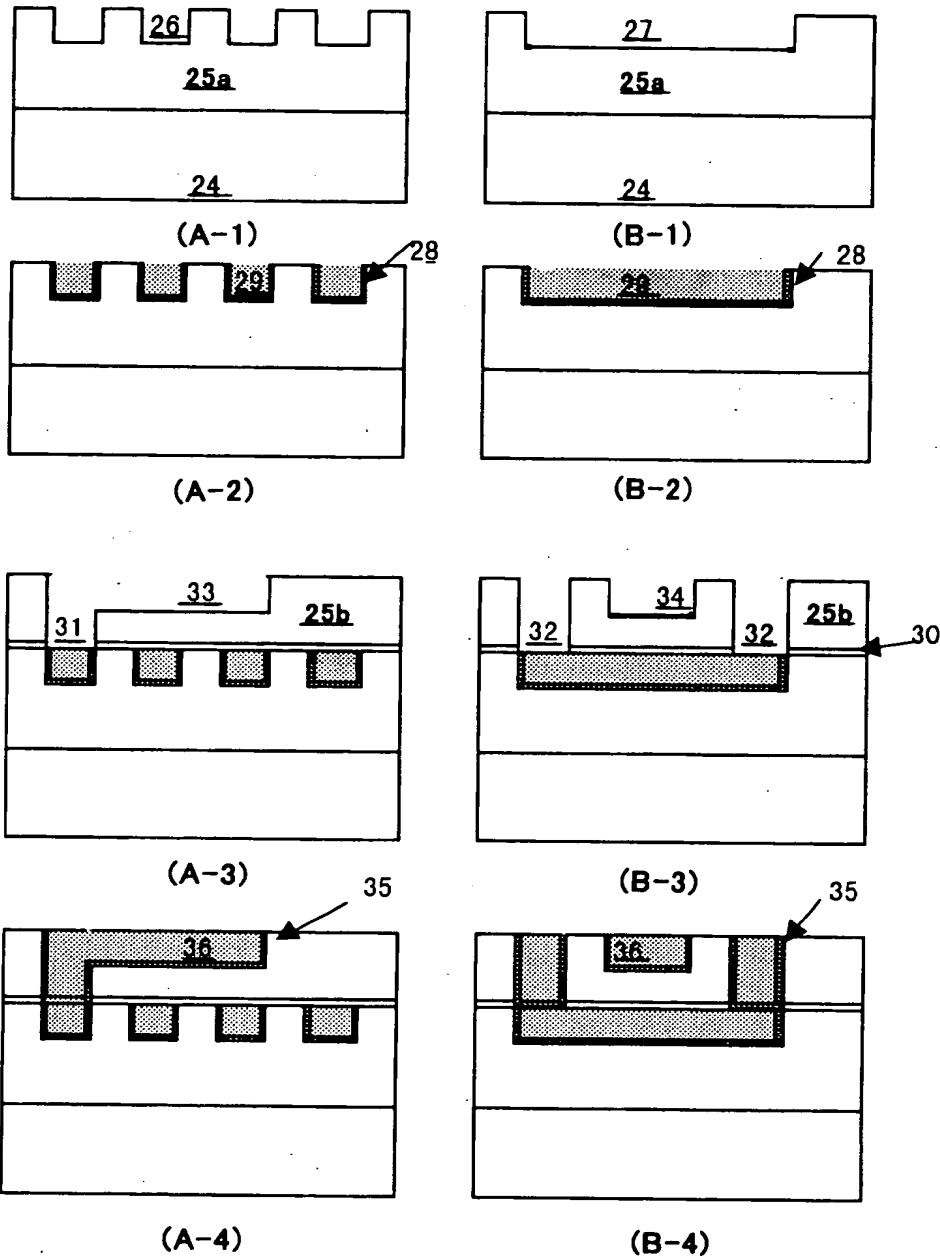
【図2】



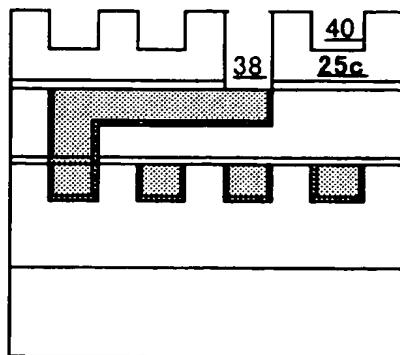
【図3】



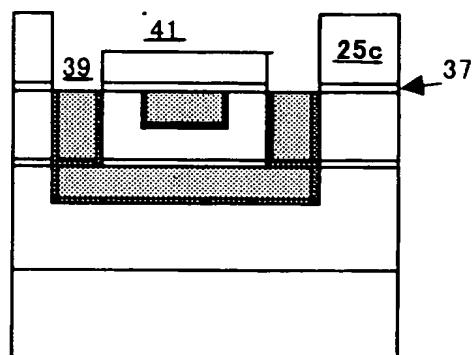
【図4】



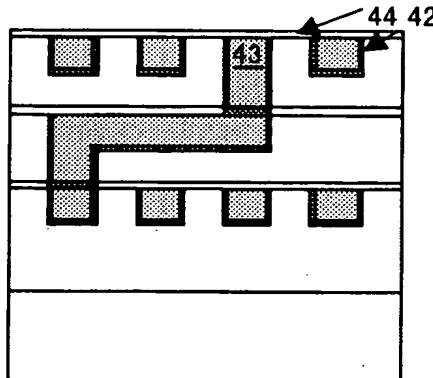
【図5】



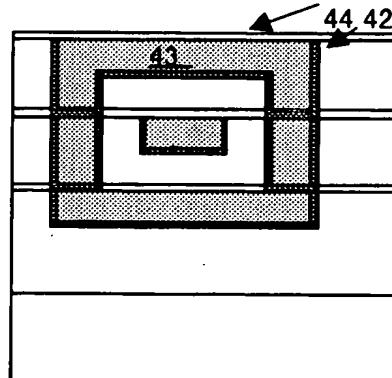
(A-1)



(B-1)

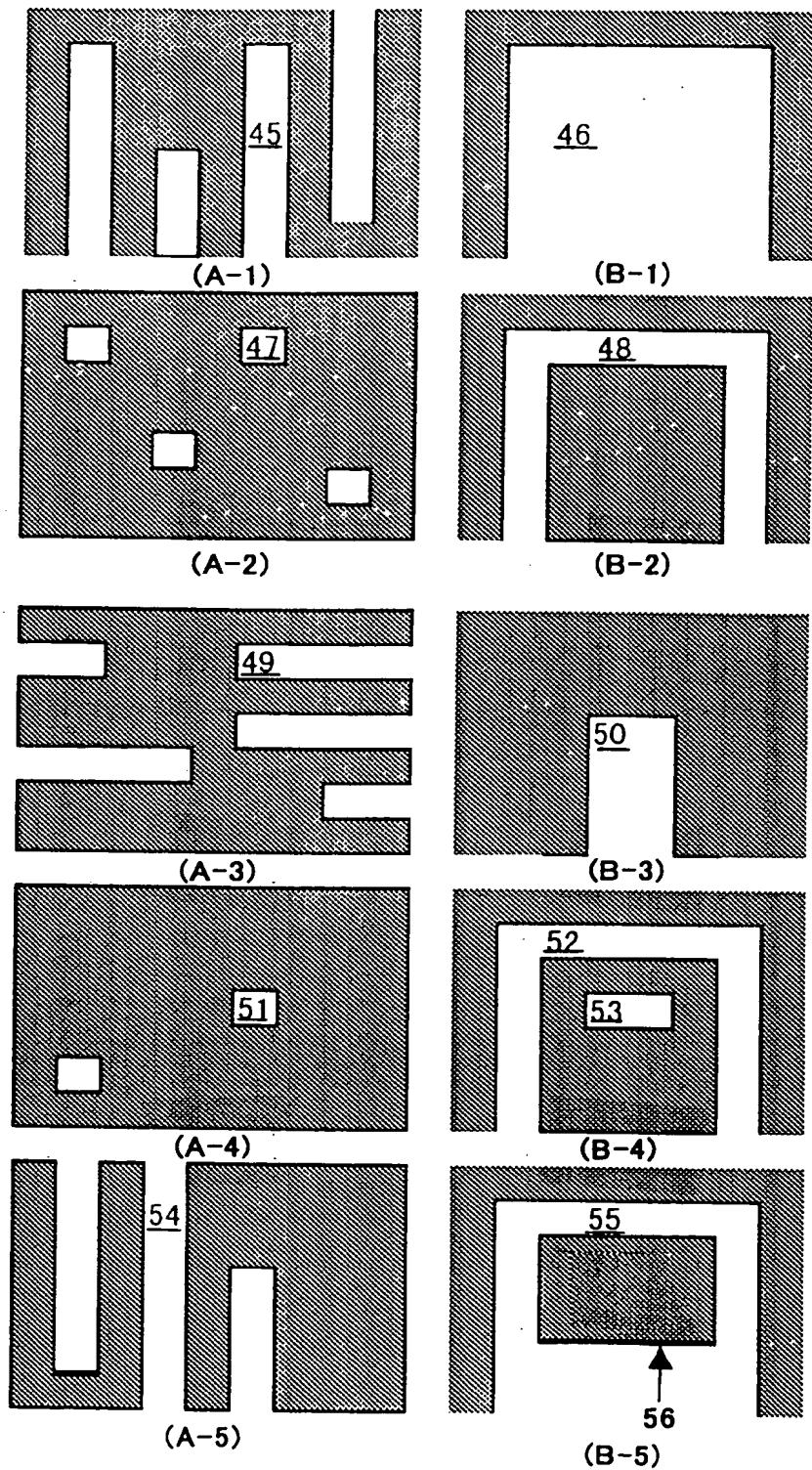


(A-2)

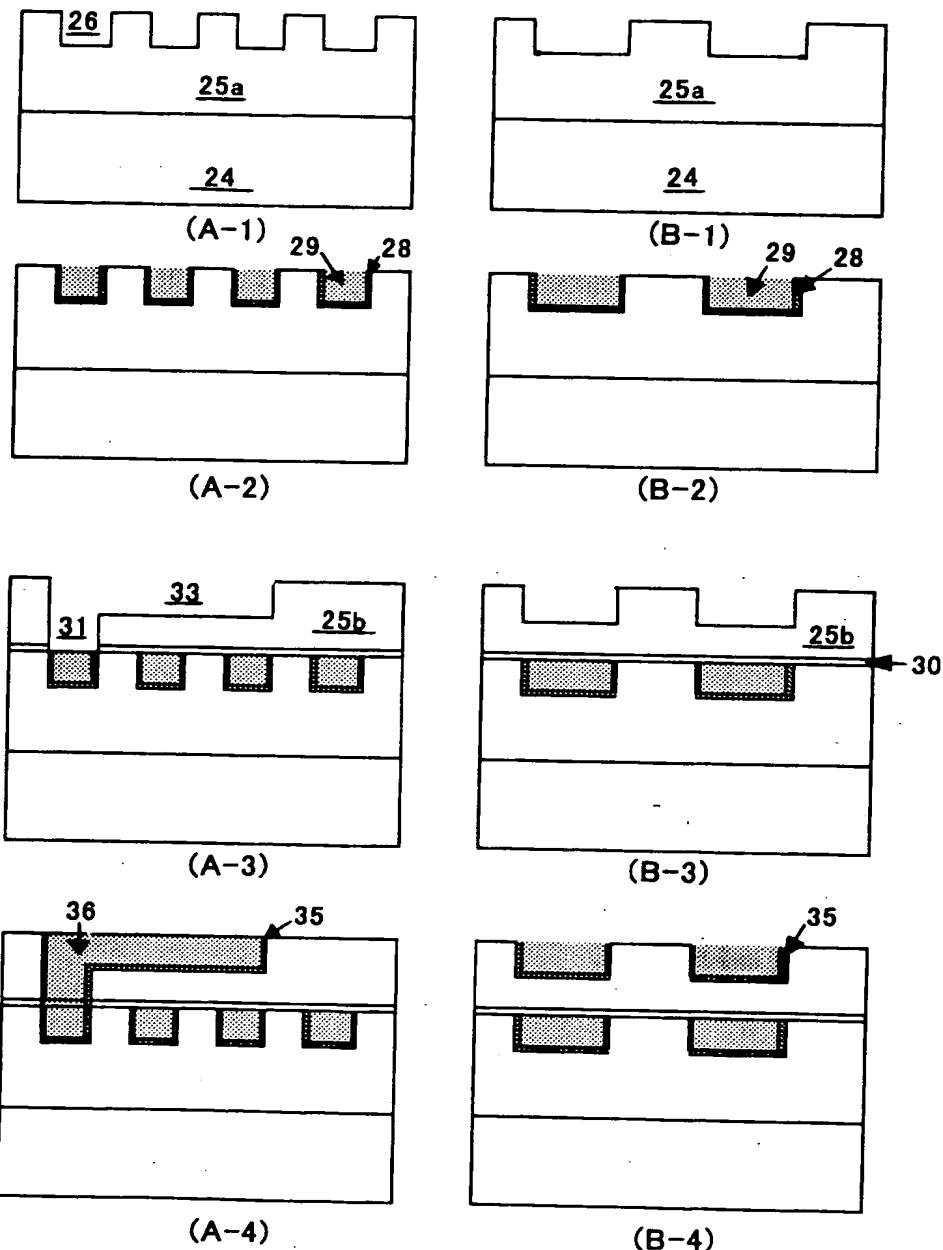


(B-2)

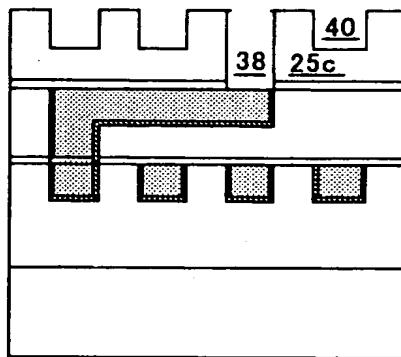
【図6】



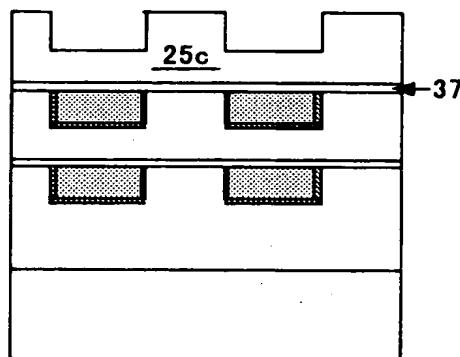
【図7】



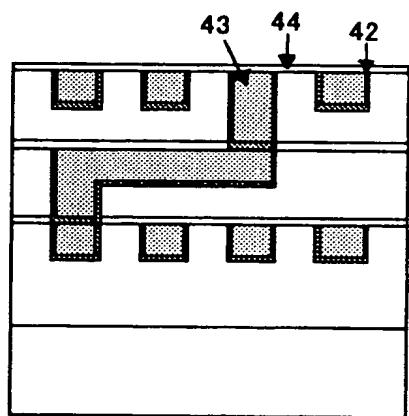
【図8】



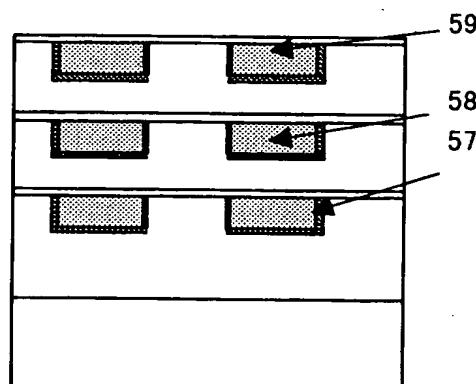
(A-1)



(B-1)

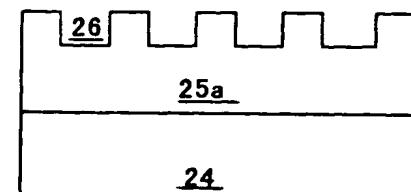


(A-2)

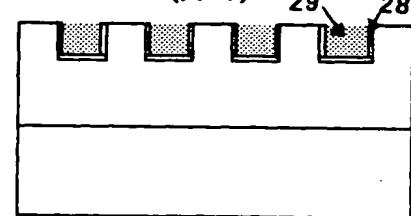


(B-2)

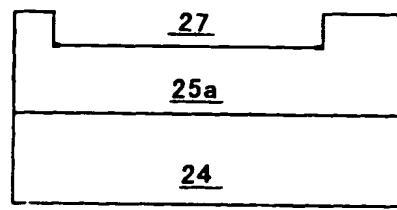
【図9】



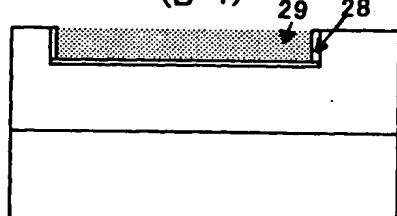
(A-1)



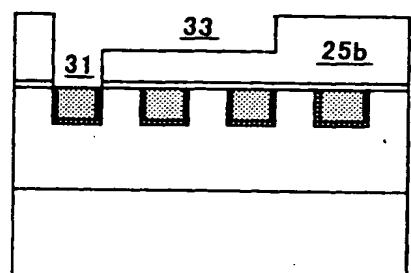
(A-2)



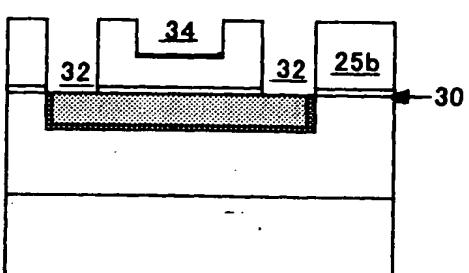
(B-1)



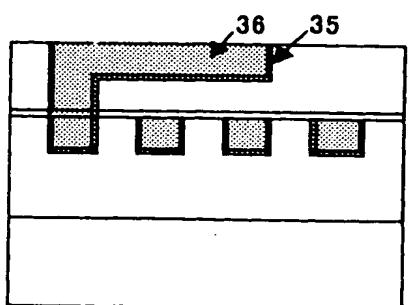
(B-2)



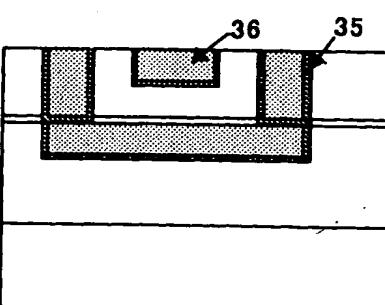
(A-3)



(B-3)

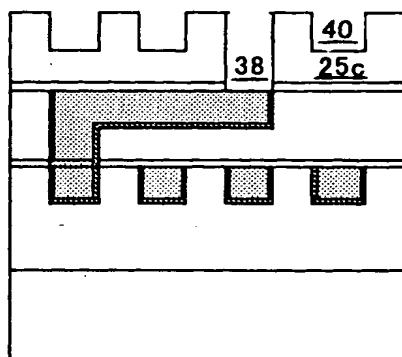


(A-4)

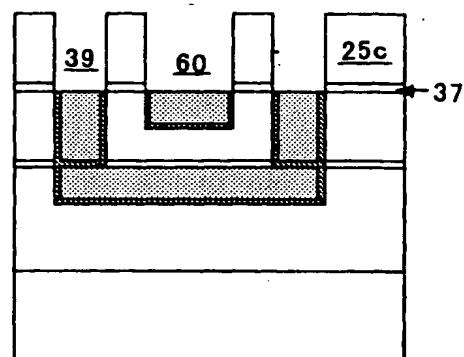


(B-4)

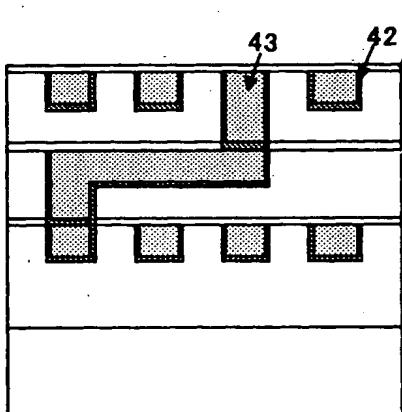
【図10】



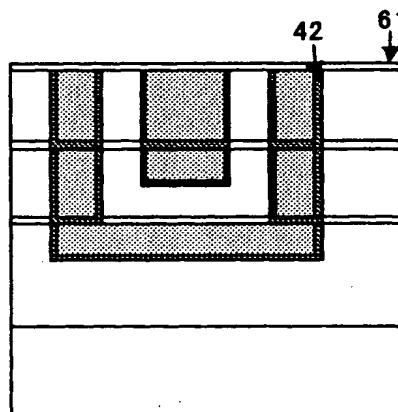
(A-1)



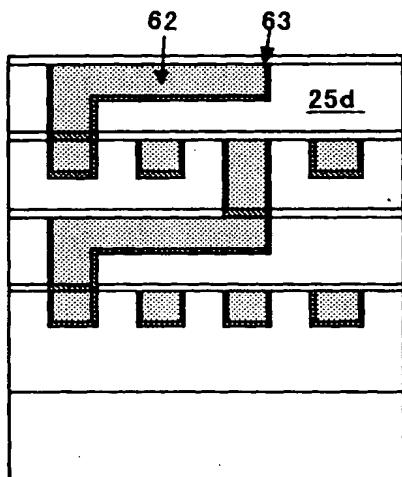
(B-1)



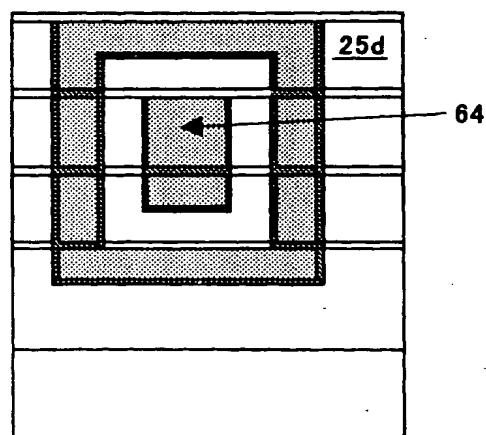
(A-2)



(B-2)

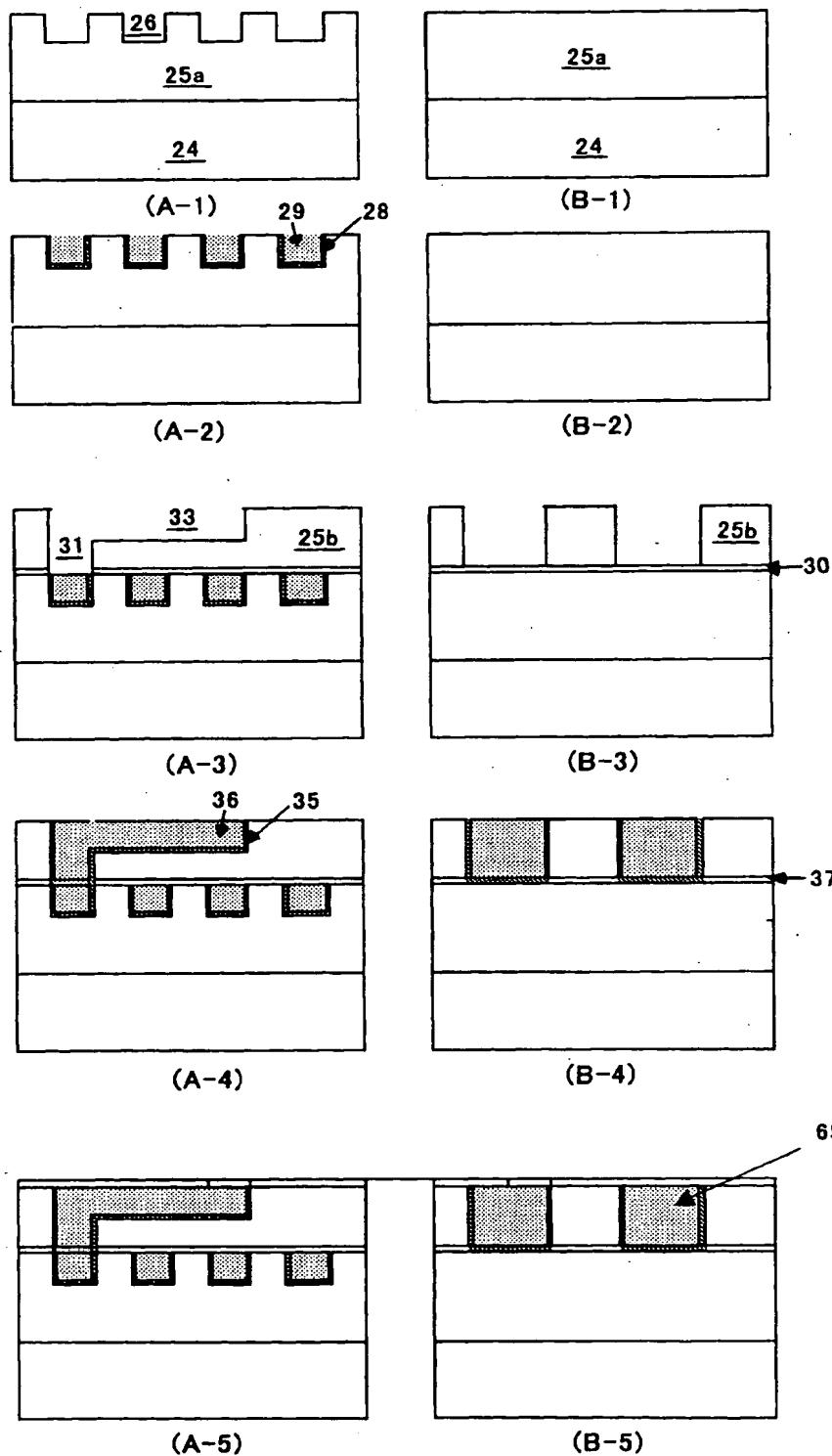


(A-3)



(B-3)

【図11】



【書類名】 要約書

【要約】

【課題】 半導体装置の信号遅延を低減しうる配線の構造を、製造工程数を増やすことなく実現することを課題とする。

【解決手段】 複数の機能ブロックを備えた半導体装置において、配線を機能ブロック及び機能ブロック間領域に分け、機能ブロックには通常の多層配線、機能ブロック間領域には伝送線又は同軸線を同時に形成しうる構成により上記の課題を解決する。

【選択図】 図3

出願人履歴情報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社



Creation date: 11-03-2003
Indexing Officer: HTRAN5 - HENRY TRAN
Team: OIPEBackFileIndexing
Dossier: 09986051

Legal Date: 05-02-2002

No.	Doccode	Number of pages
1	CTRS	4

Total number of pages: 4

Remarks:

Order of re-scan issued on